

WO 2005/084091

PCT/DE2005/000104

- 1 -

Leiterplatte

Die Erfindung betrifft eine Anordnung zur Erhöhung der Bestückungsdichte einer Leiterplatte mit oberflächenmontierbaren elektrischen Bauteilen.

5

Es ist bekannt, dass zur Verkleinerung von Schaltungsaufbauten oberflächenmontierbare elektrische Bauteile (SMD – surface mounted devices) verwendet werden. Diese SMD-Bauteile werden dabei auf einer oder beiden Seiten einer Leiterplatte aufgebracht. Ein Nachteil der Anordnung ist, dass auf Grund der steigenden Werte

10

der zu verarbeitenden Frequenzen die Abstände der SMD-Bauteile zu groß sind. Damit ist ein erheblicher Schaltungsmehraufwand verbunden um zu große Signallaufzeiten zu kompensieren. Ein weiterer Nachteil dieser Anordnung ist, dass die Bestückungsdichte der Leiterplatte nicht beliebig erhöht werden kann. Somit sind der Bestückung einer Leiterplatte natürliche Grenzen in Form der geometrischen Aus-

15

maße eines SMD-Bauteils gesetzt

Aus EP 1 139 705 A1 ist eine gattungsgemäße Leiterplatte bekannt. Die Leiterplatte besteht aus einem Kernsubstrat umfassend drei miteinander verpresste, elektrisch leitende Substrate, welche die elektrischen Bauelemente umschließen, sowie aus

20

Kontaktierungsschichten, wobei jede Kontaktierungsschicht wiederum aus mehreren Schichten eines Dielektrikums besteht.

Es ist somit Aufgabe der Erfindung eine Anordnung anzugeben, mit welcher unter Berücksichtigung eines einfachen Aufbaus und kurzer Signalwege die Bestückungsdichte einer Leiterplatte mit SMD-Bauteilen erhöht werden kann.

25

Diese Aufgabe wird mit der Anordnung gemäß Patentanspruch 1 gelöst. Vorteilhafte Ausführungen der Erfindung sind Gegenstand von Unteransprüchen.

WO 2005/084091

PCT/DE2005/000104

- 2 -

Die Anordnung zur Erhöhung der Bestückungsdichte einer Leiterplatte mit oberflächenmontierbaren elektrischen Bauteilen umfasst erfindungsgemäß eine Leiterplatte, welche durch zwei gegeneinander verpresste Folien mit einem dazwischen angeordneten Dielektrikum gebildet ist, wobei mindestens eine der sich gegenüberliegenden

- 5 Seiten der Folien mit oberflächenmontierbaren elektrischen Bauteilen bestückt ist, sowie in der Leiterplatte vorhandene via holes zur Verbindung der beiden Folien, wobei jedes via hole eine direkte Verbindung der sich gegenüberliegenden Seiten der Folien ist.
- 10 Mit dieser Anordnung ist eine wesentlich höhere Bestückungsdichte der Leiterplatte möglich, da SMD-Bauteile im Inneren der Leiterplatte angeordnet sind. Außerdem ist es mit der erfindungsgemäßen Anordnung möglich, die Signalwege zwischen den SMD-Bauteilen zu verringern.
- 15 Die Via holes sind Bohrungen und können insbesondere Mikrovias sein und können mittels Bohr-, Galvanisieren- oder Ätzverfahren hergestellt werden.

In einer ersten vorteilhaften Ausführungsform der Erfindung sind auf den sich nicht gegenüberliegenden Seiten der Folien weitere SMD-Bauteile angeordnet. Dadurch lässt sich die Bestückungsdichte der Leiterplatte mit SMD-Bauteilen weiter erhöhen.

- 20 Die eingesetzten Folien sind vorteilhaft Cu-haltig. Es sind aber selbstverständlich auch andere Materialien mit einer hohen elektrischen Leitfähigkeit einsetzbar.

In einer zweiten vorteilhaften Ausführungsform weist die Leiterplatte erste Kontaktierungen auf, welche auf mindestens einer Seite der Leiterplatte ausgeführt sind. Mit diesen Kontaktierungen können z.B. elektrische Verbindungen zu anderen Leiterplatten hergestellt werden. Diese elektrische Verbindungen können z.B. Bondverbindungen oder Lötverbindungen zu anderen Leiterplatten oder elektrischen Bauteilen z.B. Mikrochips sein.

WO 2005/084091

PCT/DE2005/000104

- 3 -

In einer weiteren vorteilhaften Ausführungsform der Erfindung weist auf mindestens einer Seite der Leiterplatte eine weitere Schicht eines Dielektrikums sowie eine weitere Folie aufgebracht ist.

Eine weitere vorteilhafte Ausführungsform ist eine Stapelung der erfindungsgemäßen
5 Leiterplatte.

Die Erfindung wird im weiteren anhand von Zeichnungen näher erläutert. Es zeigen:

- 10 Fig. 1 eine erste beispielhafte Ausführungsform einer erfindungsgemäßen Leiterplatte mit SMD-Bauteilen, welche auf einer Seite einer Folie aufgebracht sind,
- Fig. 2 eine zweite beispielhafte Ausführungsform einer erfindungsgemäßen Leiterplatte mit SMD-Bauteilen, welche auf den sich zugewandten Seiten der beiden Folien aufgebracht sind,
- 15 Fig. 3 eine erfindungsgemäße Leiterplatte der zweiten beispielhaften Ausführungsform mit Kontaktierungen,
- Fig. 4 eine weitere beispielhafte Ausführungsform einer erfindungsgemäßen Leiterplatte mit weiteren Schichten aus Dielektrikum und Folie.
- 20 Fig. 1 zeigt in einem senkrechten Schnitt durch eine Leiterplatte eine erste Ausführungsform einer erfindungsgemäßen Leiterplatte 1 mit SMD-Bauteilen 2, welche auf der Innenseite 3a einer Folie 3x,3y angebracht sind. Die SMD-Bauteile 2 sind zwischen zwei Folien 3x,3y angeordnet und in ein Dielektrikum 4 eingebettet. Die Verbindung zwischen dem SMD-Bauteil 2 und der Folie 3x,3y ist eine Lötverbindung 5.
- 25 Fig. 2 zeigt in einem senkrechten Schnitt durch eine Leiterplatte eine zweite Ausführungsform einer erfindungsgemäßen Leiterplatte mit SMD-Bauteilen 2, welche auf den Innenseiten 3a,3b beider Folien angebracht sind.

WO 2005/084091

PCT/DE2005/000104

-4 -

- Fig. 3 zeigt in einem senkrechten Schnitt durch eine Leiterplatte eine erfindungsge-
maße Leiterplatte 1 mit Kontaktierungen 6a,6b. Dabei sind erste Kontaktierungen 6a
auf den Außenseiten 3c,3d der Folien 3x,3y vorgesehen. An diese Kontaktierungen
6a können z.B. weitere Mikrochips 7 oder weitere Lötverbindungen 8 angebracht
5 werden. Via holes 6b bilden eine direkte Verbindung zwischen den beiden Folien
3x,3y. Somit durchläuft ein Signal auf seinem Weg von einer Folie 3x zur gegenüber-
liegenden Folie 3y den kürzest möglichen Weg. Das Signal durchläuft hierbei zwi-
schen den beide Folien 3x, 3y ein einziges via hole 6b.
- 10 Fig. 4 zeigt in einem senkrechten Schnitt durch eine Leiterplatte eine weitere bei-
spielhafte Ausführungsform einer erfindungsgemäßen Leiterplatte 1. Auf den Außen-
seiten 3c, 3d der verpressten Folien 3x,3y sind weitere Schichten aus Dielektrikum 4
und Folie 3z angebracht. Zwischen den Folien 3z und den verpressten Folien 3x,3y
können zweckmäßig Kontaktierungen 6c, z.B. via holes, ausgeführt sein.

WO 2005/084091

PCT/DE2005/000104

- 5 -

Patentansprüche

1. Anordnung zur Erhöhung der Bestückungsdichte einer Leiterplatte (1) mit oberflächenmontierbaren elektrischen Bauteilen (2), wobei die Leiterplatte (1) durch
5 zwei gegeneinander verpresste Folien (3x, 3y) mit einem dazwischen angeordneten Dielektrikum (4) gebildet ist und wobei mindestens eine der sich gegenüberliegenden Seiten (3a, 3b) der Folien (3x, 3y) mit oberflächenmontierbaren elektrischen Bauteilen (2) bestückt ist, **dadurch gekennzeichnet, dass**
10 zur Verbindung der beiden Folien (3x, 3y) in der Leiterplatte (1) via holes (6b) vorhanden sind, wobei jedes via hole (6b) eine direkte Verbindung der sich gegenüberliegenden Seiten (3a, 3b) der Folien (3x, 3y) ist.
2. Anordnung nach Anspruch 1, **dadurch gekennzeichnet, dass** auf den sich nicht gegenüberliegenden Seiten (3c, 3d) der Folien (3x, 3y) weitere oberflächenmontierbare elektrische Bauteile (2) angeordnet sind.
15
3. Anordnung nach einem der vorangehenden Ansprüche, **dadurch gekennzeichnet, dass** auf mindestens einer Seite (3c, 3d) der Leiterplatte (1) eine weitere Schicht eines Dielektrikums (4) sowie eine weitere Folie (3z) aufgebracht ist.
- 20 4. Anordnung nach einem der vorangehenden Ansprüche, **dadurch gekennzeichnet, dass** die Folien (3x, 3y, 3z) Cu-haltig sind.
5. Anordnung nach einem der vorangehenden Ansprüche, **dadurch gekennzeichnet, dass** die Leiterplatte (1) erste Kontaktierungen (6a) aufweist, welche auf mindestens einer Seite (3c, 3d) der Leiterplatte (1) ausgeführt sind.
- 25 6. Anordnung nach einem der Ansprüche 3-5, **dadurch gekennzeichnet, dass** zwischen den verpressten Folien (3x, 3y) und der weiteren Folie (3z) via holes (6c) ausgeführt sind.

WO 2005/084091

- 6 -

PCT/DE2005/000104

7. Anordnung nach einem der vorangehenden Ansprüche, **dadurch gekennzeichnet, dass die oberflächenmontierbaren elektrischen Bauteile (2) Widerstände, Spulen oder Kondensatoren sind.**
8. Stapel mit mehreren aufeinander angeordneten Leiterplatten (1) nach einem der vorangehenden Ansprüche.

WO 2005/094091

1/3

PCT/DE2005/000104

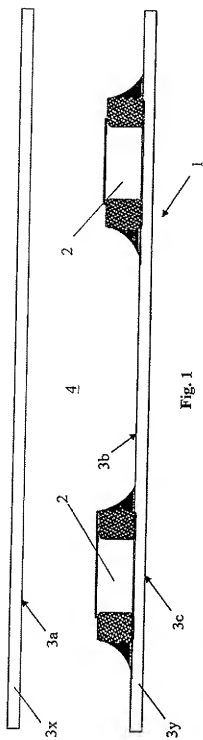


Fig. 1

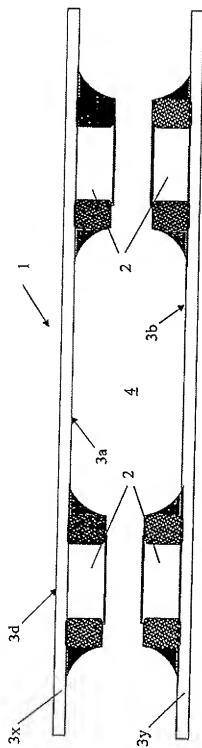


Fig. 2

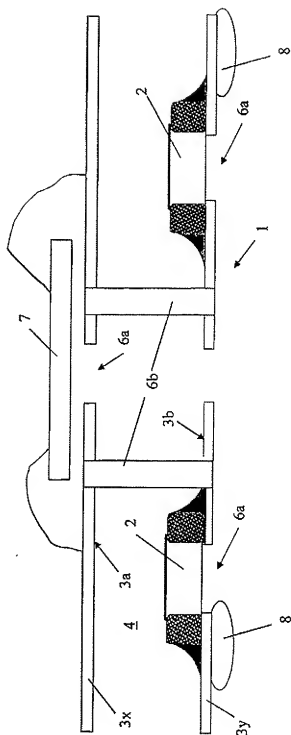
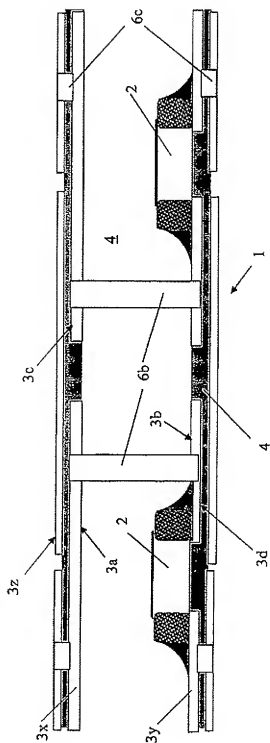


Fig. 3

WO 2005/084091

3/3

PCT/DE2005/000104



INTERNATIONAL SEARCH REPORT

 International Application No.
 PCT/DE2005/000104

A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H05K1/18 H05K3/46		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 H05K H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the International search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, PAJ		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 1 111 674 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD) 27 June 2001 (2001-06-27) paragraphs '0088! - '0098! paragraphs '0204! - '0218! paragraph '0243!; figures 1A, 4A, 7, 9A, 9B, 14	1-8
A	US 2003/035275 A1 (KOPF DALE R) 20 February 2003 (2003-02-20) paragraphs '0020! - '0024! paragraph '0032!; figures 2, 4	1-8
A	US 5 877 550 A (SUZUKI ET AL) 2 March 1999 (1999-03-02) column 3, line 51 - column 4, line 35 column 5, lines 17-23; figures 1-3, 10	1-8
<input type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the International filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel; or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. "Z" document member of the same patent family		
Date of the actual completion of the international search 28 June 2005		Date of mailing of the international search report 06/07/2005
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2206 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax (+31-70) 340-3016		Authorized officer Molenaar, E

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No.

PCT/DE2005/000104

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
EP 1111674	A	27-06-2001	EP 1111674 A2	27-06-2001
			JP 3598060 B2	08-12-2004
			JP 2001244638 A	07-09-2001
			US 2003141105 A1	31-07-2003
			US 2001030059 A1	18-10-2001
US 2003035275	A1	20-02-2003	US 6480395 B1	12-11-2002
US 5877550	A	02-03-1999	JP 3322575 B2	09-09-2002
			JP 10051150 A	20-02-1998
			US 6143121 A	07-11-2000

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen
PCT/DE2005/000104A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
IPK 7 H05K1/18 H05K3/46

Nach der internationalen Patentsklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Rechnerischer Mindestprüfstoß (Klassifikationsystem und Klassifikationsbeispiele)
IPK 7 H05K H01L

Recherchierte aber nicht zum Mindestprüfstoß gehörende Verbindlichkeiten, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data, PAJ

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Bez. Anspruchs Nr.
X	EP 1 111 674 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD) 27. Juni 2001 (2001-06-27) Absätze '0088! - '0098! Absätze '0204! - '0218! Absatz '0243!; Abbildungen 1A, 4A, 7, 9A, 9B, 14	1-8
A	US 2003/035275 A1 (KOPF DALE R) 20. Februar 2003 (2003-02-20) Absätze '0020! - '0024! Absatz '0032!; Abbildungen 2, 4	1-8
A	US 5 877 550 A (SUZUKI ET AL) 2. März 1999 (1999-03-02) Spalte 3, Zeile 51 - Spalte 4, Zeile 35 Spalte 5, Zeilen 17-23; Abbildungen 1-3, 10	1-8

☐ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen☒ Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" Kineses Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die gegenseitig ist, einen Prioritätsanspruch zweifelsfrei erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen in dem internationalen Anmeldedatum angegeben ist (wie ausging)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfindungsfähiger Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfindungsfähiger Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung betrachtet wird und diese Verbindung für einen Fachmann relevant ist

"Z" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschusses der internationalen Recherche

28. Juni 2005

Abschlußdatum des internationalen Recherchenberichts

06/07/2005

Name und Postanschrift der internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Palatinat 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 apo nl,
Fax. (+31-70) 340-3016

Benachteiligter Beauftragter

Molenaar, E

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/DE2005/000104

Im Recherchenbericht ungeführtes Patentedokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
EP 1111674	A	27-06-2001	EP 1111674 A2 27-06-2001
		JP 3598060 B2 08-12-2004	
		JP 2001244638 A 07-09-2001	
		US 2003141105 A1 31-07-2003	
		US 2001030059 A1 18-10-2001	
US 2003035275	A1	20-02-2003	US 6480395 B1 12-11-2002
US 5877550	A	02-03-1999	JP 3322575 B2 09-09-2002
		JP 10051150 A 20-02-1998	
		US 6143121 A 07-11-2000	